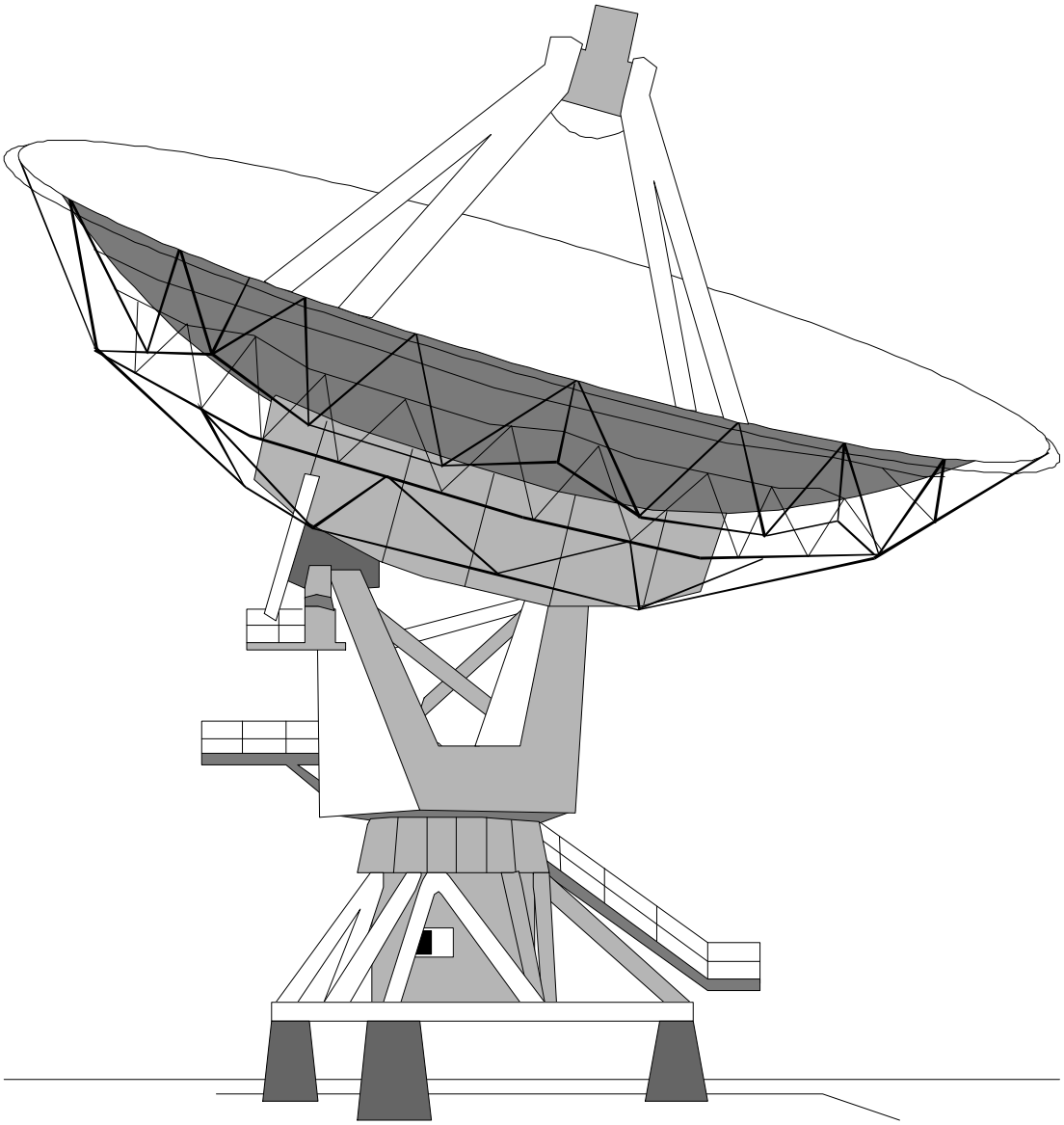

Transmissor FM Estereofônico DIDATEC – UTR2

Wander Rodrigues

CEFET – MG 2008

SUMÁRIO

Regras de Segurança 5

Lição 950: PLL – *Phase Locked Loop* 6

950.1 – Noções teóricas

950.1.1 – Princípio de operação de um PLL – *Phase Locked Loop*

950.1.2 – Parâmetros característicos de um sistema PLL

950.1.3 – Característica tensão-freqüência de um PLL

950.1.4 – Características e funções dos blocos componentes de um PLL

950.1.5 – Aplicações típicas de um PLL

950.2 – Exercícios

950.3 – Questões

Lição 951: Introdução aos Sintetizadores de Freqüência 17

951.1 – Noções teóricas

951.1.1 – Noções sobre um PLL

951.1.2 – Sintetizadores de freqüências

951.1.3 – Sintetizadores com síntese direta

951.1.4 – Sintetizadores com a saída multiplicada

951.1.5 – Sintetizadores com *prescaler* – pré-escala

951.1.6 – Sintetizadores com conversão de freqüência

951.2 – Questões

Lição 952: Descrição dos Circuitos dos Sintetizadores 28

952.1 – Noções teóricas

952.1.1 – Circuitos montados no cartão de prática

952.1.2 – Gerador de freqüência de referência

952.1.3 – Detector de pico, indicador de bloqueio e filtro passa-baixa

952.1.4 – Oscilador controlado por tensão – VCO
952.1.5 – Divisor de freqüência por 10
952.1.6 – Divisor programável com chaves
952.1.7 – Conversor de freqüência
952.2 – Exercícios
952.3 – Questões

Lição 953: Criando Sintetizadores de Freqüência 42
953.1 – Exercícios

Lição 954: Transmissor de FM 51
954.1 – Noções teóricas
954.1.1 – Sintetizador de freqüência programável
954.1.2 – Descrição do circuito
954.1.3 – Modulador de FM
954.2 – Exercícios
954.3 – Questões

Lição 955: O sinal estereofônico 62
955.1 – Noções teóricas
955.1.1 – Mono e estéreo
955.1.2 – Composição do sinal estereofônico
955.1.3 – Espectro de freqüência do sinal estereofônico
955.1.4 – Sinal estereofônico com chave eletrônica
955.2 – Questões

Lição 956: O Codificador Estereofônico
956.1 – Noções teóricas
956.1.1 – Geração da portadora (38 kHz) e do piloto (19 kHz)
956.1.2 – Adição com chave eletrônica
956.1.3 – Gerador do sinal de áudio
956.2 – Exercícios

VOLUME 2 / 2: MANUAL DE SERVIÇO

REGRAS DE SEGURANÇA

Mantenha esse manual a mãos para qualquer tipo de ajuda.

Para as características do carão de prática refira-se ao Volume 1 / 2 relacionado ao respectivo cartão de prática.

Após a embalagem ter sido removida, coloque todos os acessórios em ordem de modo que eles não se percam. Verifique se o equipamento está íntegro e não apresenta danos visíveis.

Antes de conectar a fonte de alimentação de +/- 12 V ao cartão de prática, assegurem-se de que os cabos de energia estão adequadamente conectados à fonte de alimentação.

Esse equipamento deve ser empregado apenas para o uso que foi idealizado, isto é, como um equipamento educacional, e deve ser utilizado sob a supervisão direta de pessoal qualificado. Qualquer outra utilização não adequada é, por essa razão, perigosa. O fabricante não pode ser responsabilizado por qualquer dano devido a uma utilização inadequada, errada ou excessiva.

Lição 950: PLL – *Phase Locked Loop*

Objetivos:

- Descrever o princípio de operação de um PLL;
- Descrever os blocos funcionais;
- Examinar os parâmetros característicos;
- Realizar aplicações simples empregando o circuito PLL.

Material:

- Unidade base para o sistema MSU (mod. EP4 fonte de energia, cartão proprietário, mod. FIP – Unidade de controle e de inserção de defeitos);
- UTR2 – Cartão de prática;
- Osciloscópio de duplo traço;

950.1 – Noções teóricas

950.1.1 – Princípio de Operação de um PLL – *Phase Locked Loop*

O *Phase Locked Loop* – Sistema de laço fechado por fase é um sistema de realimentação, cuja estrutura está esquematizada na FIG. 950.1. Ele essencialmente consiste de:

- Oscilador Controlado por Tensão (VCO);
- Comparador de fase;

- Filtro passa-baixa.

Na ausência do sinal v_i aplicado à entrada do sistema:

- A tensão de controle v_c aplicada ao circuito VCO é igual a zero;
- O VCO gera um freqüência f_o, denominada de freqüência central ou freqüência de oscilação livre.

Na presença de um sinal aplicado à entrada:

- O comparador de fase compara as *PHASES* – Fases – dos sinais de entrada v_i e v_c e gera um sinal de erro v_e, função da diferença de fase entre os dois sinais;
- O sinal de erro, após ser filtrado com um filtro passa-baixa, é aplicado ao VCO e força a freqüência de oscilação variar até obter uma diferença constante entre as duas fases dos sinais de entrada: isso significa ter f_o e f_i iguais;
- O processo continua até que a freqüência do VCO coincida com f_i: então se diz que o sistema está fechado pela fase dos sinais – *phase locked*.

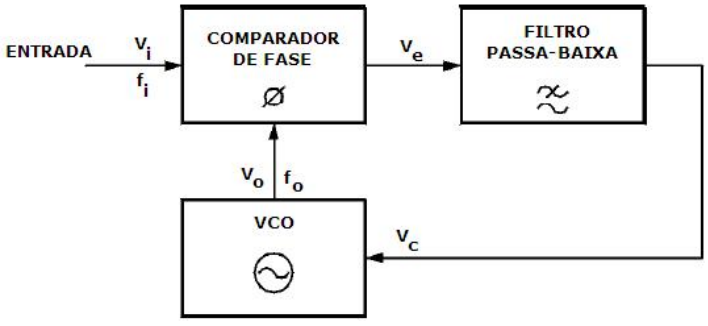

Figura 950.1 – Diagrama de blocos de um PLL.

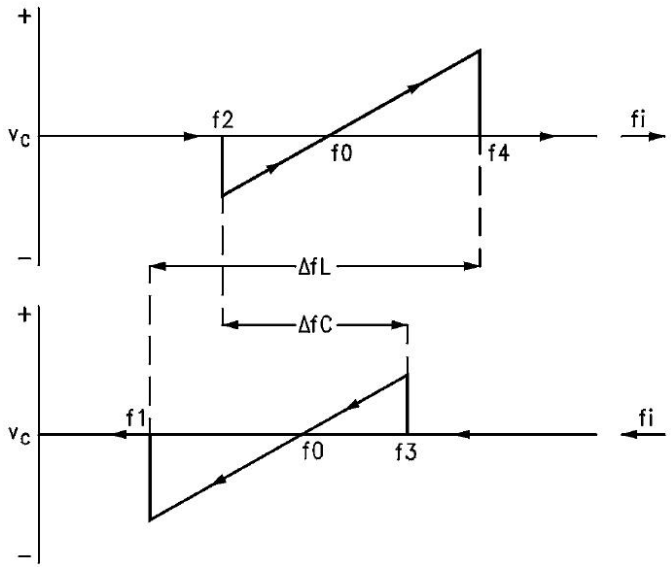

Figura 950.2 – Característica Tensão- Freqüência.

950.1.2 – Parâmetros Característicos de um Sistema PLL

- *CAPTURE RANGE* – Faixa de Captura: é a faixa de freqüência próxima de f_o dentro da qual o sistema PLL pode estabilizar ou adquirir o bloqueio (fechamento em fase) com sinal de entrada. Ela, particularmente, depende de um filtro; se, de fato, f_i-f_o for superior à freqüência de corte do filtro, o sinal de erro v_e será zero, o PLL não estará bloqueado e o VCO mantém gerando a freqüência central f_o.

- *LOCK RANGE* – Faixa de Bloqueio: é a faixa de freqüência próximo a f_o dentro da qual, após o bloqueio, o oscilador pode permanecer sincronizado ao sinal de entrada. A faixa de bloqueio é maior do que a faixa de captura, e depende do campo de variação da tensão de erro produzida pelo detector de fase e da faixa de freqüência na qual o VCO pode operar. De fato, uma vez ocorrido o bloqueio, a tensão de saída do detector de fase é contínua e superior à freqüência de corte do filtro, mas não influencia o comportamento do sistema.

950.1.3 – Característica Tensão-Freqüência de um PLL

Faremos referência à FIG. 950.2. No gráfico superior, a f_i é gradualmente aumentada. O PLL não responde até que f_i atinge o valor de f_2. Desse modo o PLL bloqueio f_i proporcionando um deslocamento negativo da tensão de controle v_c. Então v_c varia com a variação de freqüência e passa por zero para $f_i = f_o$. O PLL segue f_i até que ela atinja f_4. O PLL assim perde o bloqueio e retorna a zero. Se f_i agora é diminuída vagarosamente, o ciclo se repete como descrito no gráfico inferior. O PLL captura o sinal na freqüência f_3 e o segue até a freqüência f_1.

950.1.4 – Características e funções dos blocos componentes de um PLL

- **VCO** (FIG. 950.3): é um oscilador cuja freqüência de saída é proporcional à tensão de controle v_c:

  $\omega_o = K_o.v_c$ $\qquad$ $f_o = \omega_o / 2\pi$

  As características mais importantes de um VCO são:

  - *Excursão de Freqüência*: faixa de freqüência alcançável pelo VCO;
  - *Linearidade:* faixa de freqüência na qual a característica é linear ($\omega_1 - \omega_2$);
  - *Ganho de Conversão K_o:* $K_o = \omega_o / v_c$

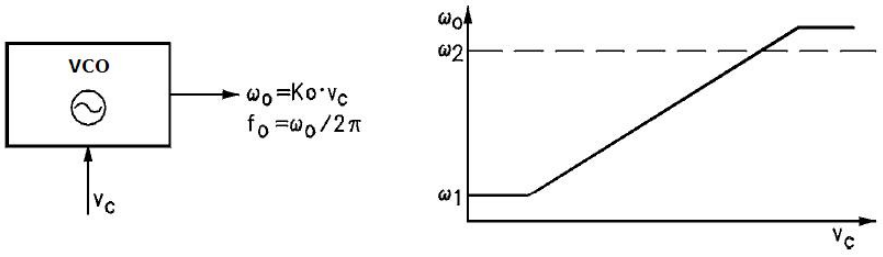

Figura 950.3 – VCO.

- **Comparador de Fase** (FIG. 950.4): em suas entradas, ele aceita dois sinais alternados e fornece uma saída com a tensão média proporcional à diferença de fase entre os dois sinais de entrada. O comparador de fase pode ser obtido empregando a técnica analógica ou digital. O parâmetro mais comum que caracteriza seu comportamento é denominado de *ganho de conversão do detector de fase*:

  $K_d = v_e / \Delta\theta$ [Volt/rad]

  Com v_e – tensão média de saída do detector [V];

  K_d – ganho de conversão [V/rad];

  $\Delta\theta$ – diferença de fase entre os sinais de entrada [rad].

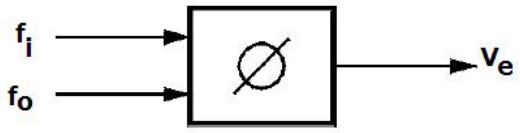

Figura 950.4 – Comparador de Fase.

- **Filtro Passa-baixa**: ele tem os seguintes efeitos no sistema:
  - Determina a faixa ou banda dentro da qual o bloqueio é possível;
  - Estabiliza as características do sistema, e ainda proporciona a rejeição de sinais interferentes;
  - Assegura uma rápida realocação da freqüência do oscilador na presença de sinal de entrada quando o sistema sai do bloqueio devido ao ruído;
  - Determina a duração da resposta transitória do sistema em função das mudanças nas freqüências de entrada.

Os filtros empregados podem ser do tipo passivo ou ativo; os filtros ativos são mais utilizados porque eles apresentam melhores características e circuitos menos complexos.

950.1.5 – Aplicações típicas dos PLL

Os PLL encontram diversas aplicações na área de Telecomunicações bem como nos Sistemas de Controle Automático e, são empregados como:

- Multiplicadores de freqüência;
- Sintetizadores de freqüência;
- Demoduladores de FM;
- Demoduladores de FSK;
- Extratores de sincronismo;
- Regeneradores de portadora e de *clock*;
- Detector de tom;
- Controladores de velocidade de motores;
- Decodificadores stereo;
- Entre outros.

950.2 - Exercícios

UTR2 – Desconecte todos os *jumpers*.

FIP – Insira o código da lição: 950.

Circuito básico do PLL

- Conecte os pontos 19 – 18 entre si (saída do loop à entrada do VCO) e os pontos 17 – 16 (saída do VCO com a entrada do comparador);
- Através do ponto 15, aplique um sinal de onda quadrada com amplitude em torno de 5 Vpp e freqüência em torno de 100 kHz;
- Conecte o osciloscópio nos pontos 17 (saída do VCO) e 15 (entrada do sistema PLL).

Q1 – O que são essas formas de onda?

Grupo A	Grupo B	
1	3	Elas têm a freqüência diferença.
2	4	Elas têm freqüências iguais e diferença de fase.
3	1	Elas têm freqüências e fase iguais.
4	2	A saída do VCO tem uma freqüência o dobro da freqüência de entrada do PLL.

Q2 – Diminua a freqüência do sinal de entrada abaixo de 50 kHz. O sinal fornecido pelo VCO:

Grupo A	Grupo B	
1	2	Permanece sincronizado com o sinal de entrada;
2	3	Perde o sincronismo com o sinal de entrada;
3	4	Diminui sua amplitude.
4	3	Sua freqüência é igual à metade.

- Observe como a tensão de controle do VCO (ponto 19) se modifica com a variação do sinal de entrada.

Multiplicador de Freqüência

- Conecte os pontos 19 – 18 entre si (saída do filtro de loop com a entrada do VCO), pontos 17 – 30 (saída do VCO com a entrada do divisor de freqüência por 10) e os pontos 29 – 16 (saída do divisor de freqüência com a entrada do comparador de fase);
- Através do ponto 15 aplique um sinal com forma de onda quadrada com amplitude em torno de 5 Vpp e freqüência em torno de 10 kHz;
- Conecte o osciloscópio nos pontos 17 (saída do VCO) e ponto 15 (entrada do sistema PLL).

Q3 – O que são as formas de onda obtidas?

Grupo A	Grupo B	
1	4	Elas apresentam freqüências diferentes e não estão sincronizadas entre si.
2	3	Elas têm freqüências iguais e diferentes fases.
3	5	Elas têm freqüências diferentes e estão sincronizadas entre si.
4	1	A saída do VCO tem 1/10 da freqüência do sinal de entrada do PLL.
5	2	A entrada do PLL tem 1/10 da freqüência do sinal de saída do VCO.

Q4 – Observe as formas de onda nas duas entradas do comparador de fase (pontos 16 e 15). Como elas se apresentam?

Grupo A	Grupo B	
1	3	Elas têm freqüências e fases iguais.
2	4	Elas têm freqüências iguais e fases diferentes.
3	1	A saída do divisor tem o dobro da freqüência da entrada do PLL.
4	2	A saída do divisor tem a metade da freqüência da entrada do PLL.

950.3 – Questões

Q5 – A faixa ou banda de bloqueio em um sistema PLL é a faixa de freqüência, próximo da freqüência de livre oscilação f_o, dentro da qual o VCO:

Grupo A	Grupo B	
1	3	Após o bloqueio, ele permanece sincronizado com o sinal de entrada.
2	1	Sempre bloqueio o sinal de entrada.
3	2	Pode bloquear o sinal de entrada.

Q6 – Qual das seguintes relações define o ganho de conversão K_o de um VCO?

Grupo A	Grupo B	
1	4	$K_o = \omega_o . v_c$
2	3	$K_o = \omega_o / v_c$
3	1	$K_o = v_e / \Delta\theta$
4	2	$K_o = v_e . \Delta\theta$

Q7 – Determine o ganho de conversão K_d do detector de fase com as seguintes características: v_e = 0,6 V e $\Delta\theta$ = 0,8 rad.

Grupo A	Grupo B	
1	2	K_d = 0,48 V.rad.
2	3	K_d = 0,75 V.rad.
3	1	K_d = 1,33 V.rad.
4	5	K_d = 1,40 V.rad.
5	4	K_d = 0,75 V.rad.

Q8 – Um sistema PLL tem as seguintes características:

Freqüência de oscilação livre f_o = 45 kHz;

Faixa de bloqueio B_L = 65 kHz;

Faixa de captura B_C = 7 kHz

Qual é a freqüência de captura mínima f_{cmim}?

Grupo A	Grupo B	
1	2	f_{cmin} = 61,5 kHz.
2	4	f_{cmin} = 38,0 kHz.
3	1	f_{cmin} = 31,5 kHz.
4	3	f_{cmin} = 12,5 kHz.

Lição 951: Introdução aos Sintetizadores de Freqüência

Objetivos:

- Descrever o princípio de operação de um PLL;
- Descrever os blocos funcionais;
- Analisar os parâmetros característicos;
- Realizar aplicações simples empregando o circuito PLL.

Material:

- Unidade base para o sistema MSU (mod. EP4 fonte de energia, cartão proprietário, mod. FIP – Unidade de controle e de inserção de defeitos);
- UTR2 – Cartão de prática;
- Osciloscópio de duplo traço;

951.1 – Noções teóricas

951.1.1 – Noções sobre um PLL

O PLL - *Phase Locked Loop* – Sistema de laço fechado por fase descrito na última lição 950, é um sistema composto essencialmente por FIG. 951.1:

- Um VCO (*Voltage Controlled Oscillator* – Oscilador Controlado por Tensão);
- Um comparador de fase;

- Um filtro passa-baixa.

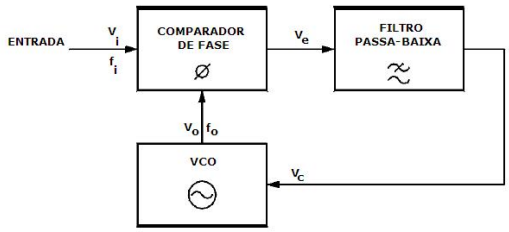

Figura 951.1 – Sistema PLL.

Na ausência de sinal vi aplicado à entrada do sistema:

- A tensão de controle v_c aplicada ao VCO é igual a zero;
- O VCO gera uma freqüência f_o (freqüência de oscilação livre).

Na presença de um sinal aplicado à entrada:

- O comparador de fase compara a PHASES – Fases dos sinais de entrada v_i e v_o e gera um sinal de erro v_e , em função da diferença de fase entre os dois sinais;
- O sinal de erro, após ser filtrado com um filtro passa-baixa, é aplicado ao VCO e força a freqüência de oscilação a variar até obter uma diferença constante entre as duas fases dos sinais de entrada: isso significa que f_o e f_i são iguais;
- O processo continua até que a freqüência do VCO iguala à freqüência f_i: assim o sistema é dito fechado ou bloqueado por fase – *phase locked*.

951.1.2 – Sintetizadores de Freqüências

Uma das aplicações mais utilizadas para um PLL é a síntese de freqüência, em muitos sistemas onde diversas freqüências são necessárias em intervalos discretos.

Os sintetizadores de freqüência podem ser definidos como um gerador de sinais cuja freqüência de saída é um conjunto de múltiplas freqüências geradas a partir de uma freqüência de referência na entrada. Ele consistem de um sistema PLL, com um divisor programável inserido entre a saída do VCO e a entrada do detector de fase (FIG. 951.2).

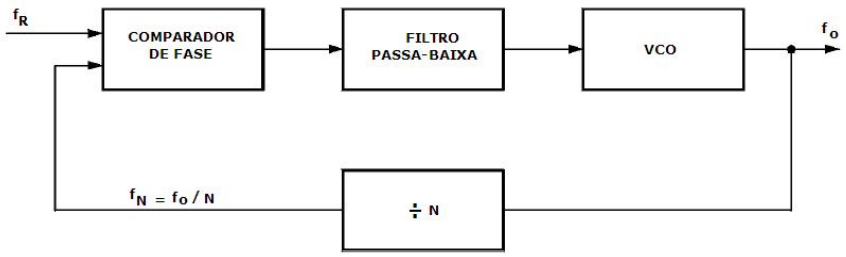

Figura 951.2. – Sintetizador de freqüência.

Nestas condições, o novo PLL é bloqueado quando a freqüência de saída do divisor (f_N) é igual à freqüência de referência (f_R). Nestas condições:

$$f_R = f_N = f_o / N$$

com $f_o = N.f_R$.

Assim, evidencia-se que é possível obter freqüências de saída, f_o, espaçadas de f_R simplesmente variando o número divisor N.

951.1.3 – Sintetizadores com síntese direta

Parte-se de uma freqüência de amostragem da qual as diferentes freqüências requeridas são obtidas empregando um sistema PLL.

A freqüência gerada por um oscilador a cristal (de quartzo) é geralmente dividida por um número M, de modo a obter o espaçamento f_R desejado para uma fre-

qüência de saída f_o. A freqüência de saída f_o é dividida por N por meio de um divisor programável, de forma que a seguinte relação seja verdadeira:

$$f_R = f_o / N$$

de onde $f_o = N.f_R$.

O sintetizador da FIG. 952.3 está limitado em freqüência pelo divisor programável. Divisores operando em freqüências máximas de algumas dezenas de MHz estão disponíveis facilmente e, desta forma estão limitadas também as freqüências de saída.

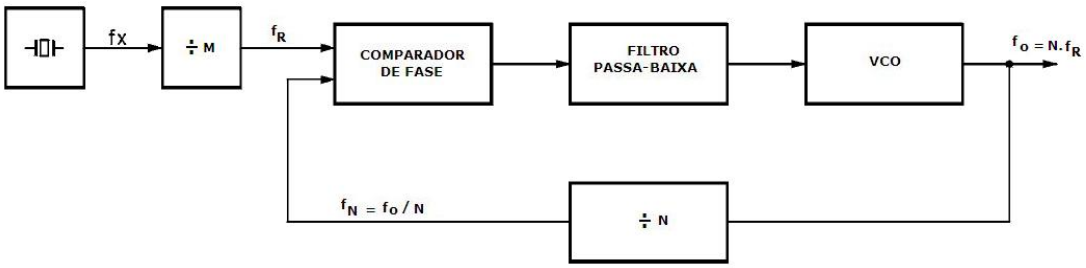

Figura 951.3 – Sintetizadores com síntese direta.

950.1.4 – Sintetizadores com a saída multiplicada

Nesses circuitos, a freqüência de saída de um sintetizador com síntese direta é multiplicada por H, empregando-se um multiplicador de freqüência.

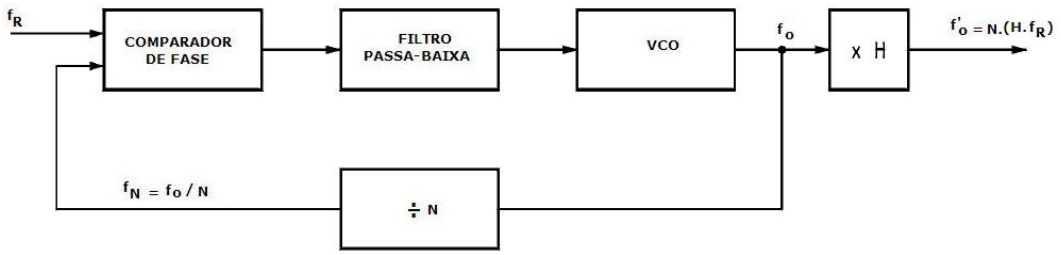

Figura 951.4 – Sintetizador com a saída multiplicada.

O sintetizador com a saída multiplicada apresenta dois inconvenientes:

- Para obter a multiplicação da freqüência, torna-se necessário o emprego de circuitos seletivos. Como a faixa de freqüência desejada a ser obtida é, freqüentemente, ampla, duas necessidades contrárias devem ser satisfeitas:
  - Emprego de circuitos seletivos para obter uma multiplicação adequada;
  - Emprego de circuitos com uma determinada faixa passante para diferentes freqüências múltiplas;
  - Pequenas variações na saída do VCO são multiplicadas por H e, assim, podem provocar variações inaceitáveis na freqüência de saída.

951.1.5 – Sintetizador com *Prescaler* – Pré-escala

Um divisor fixo por P é inserido antes do divisor programável, que baixa o sinal de saída para freqüências utilizadas para o divisor programável.

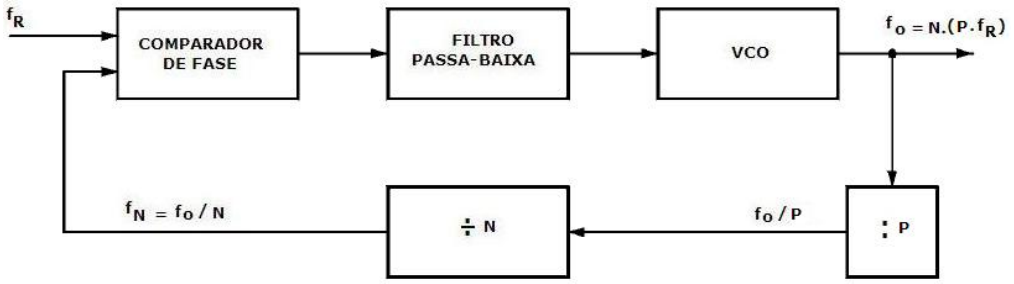

Figura 951.5 – Sintetizador com *Prescaler*.

O *prescaler* – pré-escala é um divisor que pode operar em altas freqüências, na ordem de GHz, fabricados empregando técnicas ECL ou similares.

As freqüências de saída são:

$f_o = N.(P.f_R)$

que são geradas diretamente pelo circuito VCO, que podem oscilar em alta freqüência, maior do que aquelas do último caso (sintetizador com saída multiplicada).

951.1.6 - Sintetizadores com conversão de freqüência

São dois os tipos de sintetizadores com conversão de freqüência:

- Com conversão para cima (veja FIG. 951.6);
- Com conversão para baixo (veja FIG. 951.7).

Os sintetizadores com conversão para cima, a saída f_o de um sintetizador direto é convertido para uma freqüência maior f'_o por um misturador ou conversor e um oscilador local com freqüência f_L.

Nesse caso, como também para o sintetizador com a saída multiplicada, um circuito sintonizado na saída se faz necessário, o que proporciona as já descritas inconveniências.

Além disso, como o oscilador local está fora do sistema PLL, o PLL não é capaz de corrigir eventuais erros na freqüência, introduzidas por este oscilador.

Nos sintetizadores com conversão para baixo, o misturador ou conversor é inserido dentro do sistema PLL, tal que os eventuais erros introduzidos pelo oscilador local podem ser corrigidos. Circuitos sintonizados de saída não se fazem necessários, mas o VCO oscila na freqüência $f_L + N.f_R$.

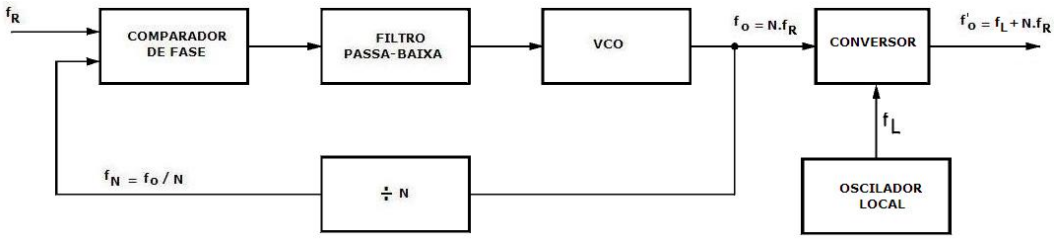

Figura 951.6 – Sintetizador com conversão para cima.

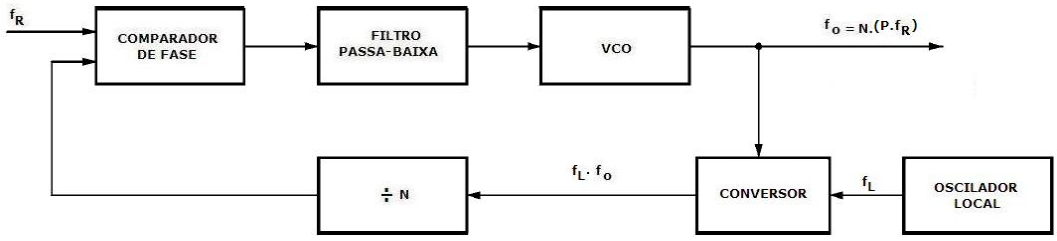

Figura 951.7 – Sintetizador com conversão para baixo.

951.2 - Questões

FIP – Insira o código da lição: 951.

Q1 – Partindo de um sistema PLL básico, é possível obter um sintetizador de freqüência pela adição de um:

Grupo A	Grupo B	
1	3	Oscilador controlado por tensão (VCO) posterior.
2	4	Divisor programável de freqüência.
3	2	*Prescaler* – pré-escala.
4	1	Multiplicador de freqüência.

Q2 – Qual das seguintes expressões define a freqüência de saída de um sintetizador com síntese direta?

Grupo A	Grupo B	
1	2	$f_o = f_R / N$
2	4	$f_o = N.H.f_R$
3	1	$f_o = N.f_R$
4	3	$f_o = N.(P.f_R)$

Q3 – Qual é o circuito que limita a freqüência num sintetizador com síntese direta?

Grupo A	Grupo B	
1	3	O filtro passa-baixa.
2	1	O VCO.
3	4	O divisor de freqüência programável.
4	2	O detector de pico.

Q4 – Qual das seguintes expressões define a freqüência fornecida por um sintetizador com a saída multiplicada?

Grupo A	Grupo B	
1	2	$f_o = f_R / N$
2	1	$f_o = N.f_R$
3	4	$f_o = N.H.f_R$
4	3	$f_o = N.(P.f_R)$

Q5 – Onde o *prescaler* será inserido em um sintetizador construído com esse dispositivo?

Grupo A	Grupo B	
1	5	Na saída do sintetizador.
2	4	Entre a saída e o divisor programável.
3	1	Entre o divisor programável e o detector de pico.
4	3	Entre o filtro passa-baixa e o VCO.
5	2	Após o gerador de freqüência de referência.

Q6 – Qual a principal característica que um *prescaler* deve apresentar para ser empregado efetivamente em um sintetizador de freqüência?

Grupo A	Grupo B	
1	3	Ele deve ser capaz de operar em altas freqüências (da ordem de MHz).
2	3	Ele deve ser programável para obter as freqüências desejadas.
3	2	Ele deve ser capaz de operar em freqüências muito altas (da ordem de GHz).
4	3	Ele deve gerar freqüências de referência muito estáveis.

Q7 – Determine a freqüência de saída do sintetizador da FIG 951.8.

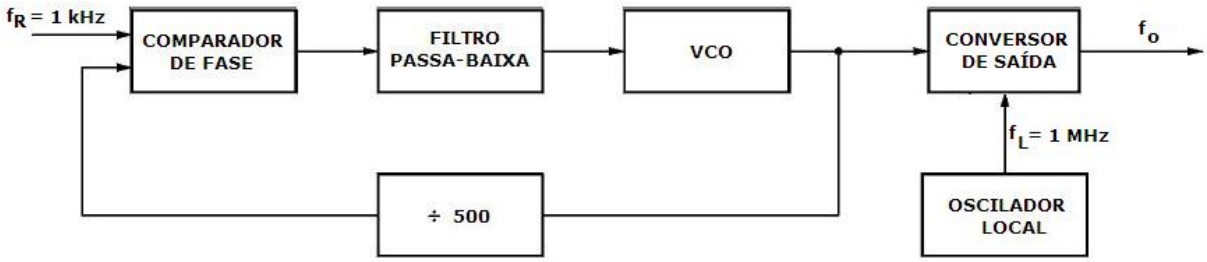

Figura 951.8.

Grupo A	Grupo B	
1	2	500 kHz.
2	5	501 kHz.
3	4	1001 kHz.
4	3	999 kHz.
5	1	1500 kHz.

Q8 – Determine a freqüência de saída para o sintetizador da FIG. 951.9.

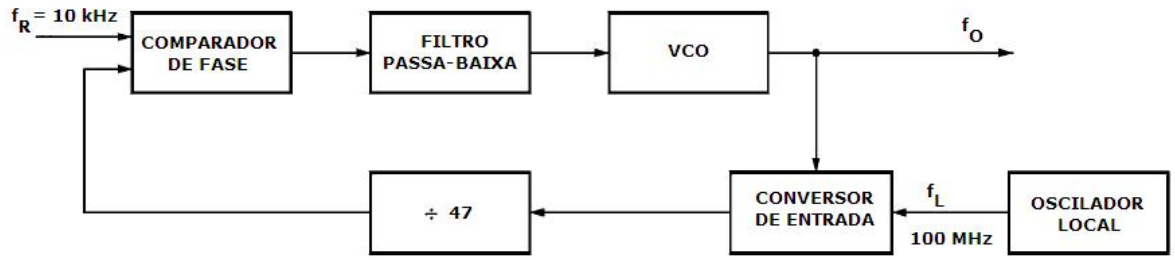

Figura 951.9.

Grupo A	Grupo B	
1	4	99,53 MHz.
2	3	100,01 MHz.
3	5	100,47 MHz.
4	1	99,00 MHz.
5	2	470,00 kHz.

Lição 952: Descrição dos Circuitos dos Sintetizadores

Objetivos:

- Descrever a operação dos circuitos que compõem os sintetizadores de freqüência, com *prescaler* e conversores de freqüência;
- Realizar medidas nos circuitos;

Material:

- Unidade base para o sistema MSU (mod. EP4 fonte de energia, cartão proprietário, mod. FIP – Unidade de controle e de inserção de defeitos);
- UTR2 – Cartão de prática;
- Osciloscópio de duplo traço;
- Freqüencímetro;
- Voltímetro.

952.1 – Noções teóricas

952.1.1 – Circuitos montados no cartão de prática

Os circuitos montados no cartão de prática são (veja o diagrama de blocos da FIG 952.1):

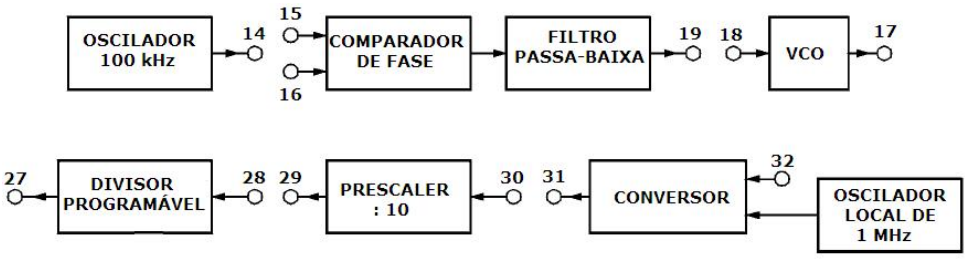

Figura 952.1 – Circuitos montados no cartão de prática.

- Gerador de freqüência de referência;
- Detector de fase;
- Indicador de bloqueio – *lock*;
- Filtro passa-baixa;
- VCO;
- Divisor de freqüência programável por chaves;
- Divisor de freqüência fixo;
- Conversor de freqüência.

A partir de agora examinaremos os diferentes circuitos que serão usados na próxima lição, 953, para obter diferentes tipos de sintetizadores.

952.1.2 – Gerador de freqüência de referência

O oscilador de referência foi construído com uma porta *nand* realimentada por um cristal de quartzo de 100 kHz (FIG. 952.2).

Uma segunda porta foi empregada como buffer (isolador ou separador) entre o oscilador e os próximos circuitos.

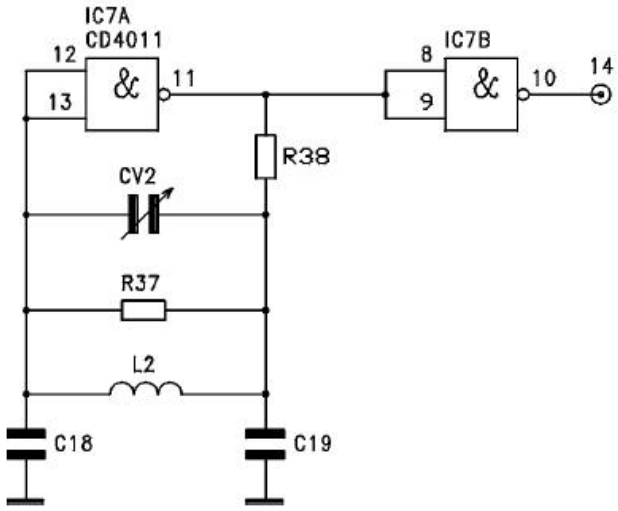

Figura 952.2 – Gerador de freqüência de referência.

952.1.3 – Detector de Pico, Indicador de Bloqueio e Filtro Passa-baixa

Estaremos nos referindo à FIG. 952.4. O detector de fase como o VCO, descritos futuramente, estão montados no circuito integrado IC9 (CD4046).

O CD4046 contém dois diferentes detectores de fase, um montado com uma porta exclusive OR e o outro tipo "*front-triggered* – trigado na subida" (isto é, ele trabalha em correspondência com os picos positivos do sinal de entrada). Nessa aplicação será utilizado o segundo detector.

No pino 14 é alimentado por um sinal de referência fR e no pino 3 por um sinal de realimentação (vindo, por exemplo, do divisor programável).

O detector opera na subida da forma de onda dos sinais e assim, ele é afetado, a certo ponto, por seu *duty-cicle* – ciclo de trabalho.

Se o sinal de referência "leads – cobre" o sinal fornecido pelos divisores, a saída do comparador (pino 13) é mantida no intervalo entre as duas formas de onda (FIG. 952.3).

Se os dois sinais estão exatamente em fase, a saída do comparador é mantida em nível baixo. Desse modo, com a condição "*unlocked* – desbloqueado", obtêm-se pulsos positivos ou negativos com a carga e descarga do capacitor do filtro, através do qual a saída de uma tensão DC é obtida que aciona o VCO adequadamente, até que o "*locking* – bloqueio" seja obtido. Uma vez obtida essa condição, a saída do comparador está em aberto e o capacitor mantém sua carga para um adequado controle do VCO.

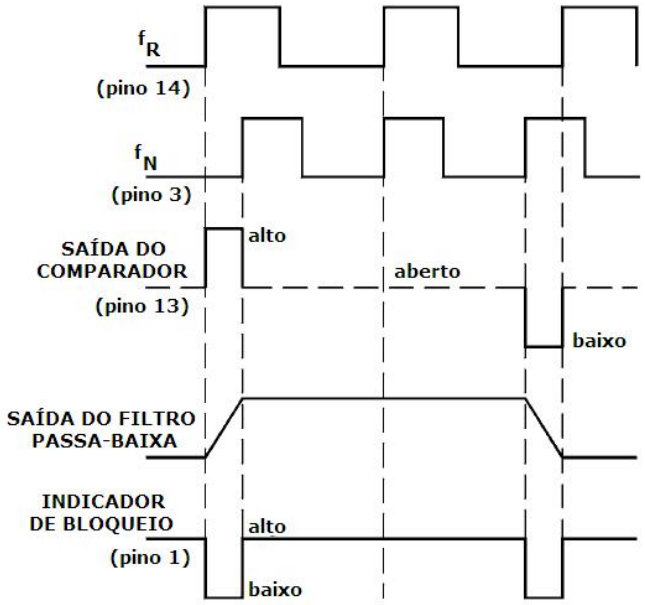

Figura 952.3 – Formas de onda do comparador de fase.

Através do pino 1, o circuito integrado fornece um sinal em nível alto quando o PLL está bloqueado, e um sinal em nível baixo em caso contrário (FIG. 952.4): esse sinal é filtrado por R44-C23 e controla o transistor T2 e o LED LD1 em seqüência, que estará energizado quando o PLL for bloqueado.

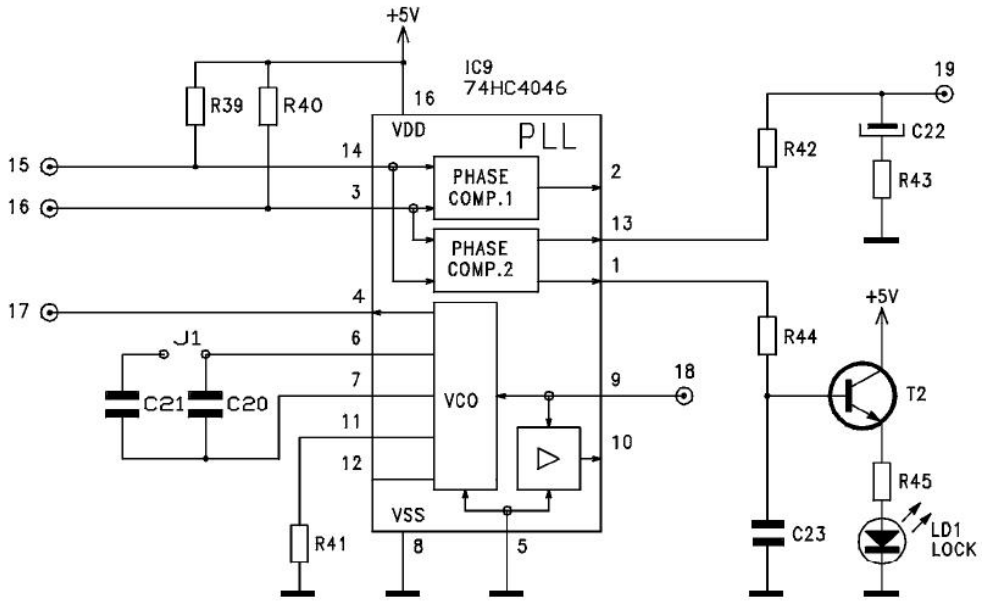

Figura 952.4 – Circuito integrado 4046.

952.1.4 – Oscilador Controlado por Tensão: VCO

Também o VCO está contido no circuito integrado CD4046. Através do pino 20, ele recebe a tensão de controle vinda do filtro passa-baixa e fornece a saída (pino 4) com um sinal na forma de onda quadrada. As freqüências de oscilação máxima e mínima são determinadas pelo conjunto de capacitores conectados entre os pinos 6 – 7 e os resistores conectados nos pinos 11 e 12. O bloqueio e a faixa de captura do sistema são as mesmas e iguais a:

$$f_L = f_C = f_{\max} - f_{\min}$$

Relembrando que por faixa de bloqueio entende-se a como a faixa de freqüências próximo à freqüência central f_o, dentro da qual o PLL pode manter-se bloqueado para o sinal de referência.

Por faixa de captura, geralmente inferior à faixa de bloqueio, entende-se como a faixa de freqüências, próximo a f_o, dentro da qual o PLL pode adquirir o bloqueio.

952.1.5 – Divisor de freqüência por 10

Utiliza-se um circuito integrado SN7490 que contém um contador por 5 e um contador por 2. Conectando-se os dois contadores em cascata obtém-se um divisor por 10. Os pulsos entram pelo pino 1 e são obtidos na saída do pino 11 (entrada e saída do contador por 5), entram novamente no pino 14 (entrada do contador por 2) e tem-se a saída no pino 12.

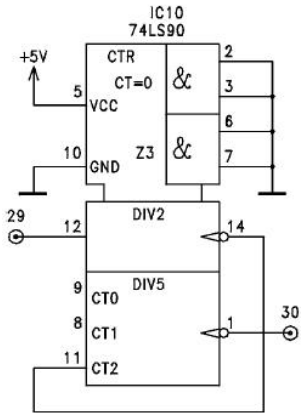

Figura 952.5 – Divisor por 10.

952.1.6 – Divisor programável com chaves

O circuito integrado SN74192 é um contador programável que pode se empregado como um divisor (FIG. 952.6).

Através dos pinos 15 – 1 – 10 – 9 um valor decimal é carregado, no modo binário: a "*loading*" – carga ocorre quando o pino 11 está em nível baixo. A entrada (pino 14) é alimentada por pulsos que serão contados; o contador faz a contagem do número de pulsos igual ao número ajustado, fornecendo então um "*carry over*" – transporte para o pino 13. Assim ele continua na contagem fornecendo agora um pulso de saída sempre que houver 10 pulsos na entrada. Supondo que seja ajustado o número 3 no contador. O pino 4 é alimentado por um grupo de pulsos para serem contados: quando 3 pulsos forem contados (quando o quarto pulso for alimentado) ele fornecerá um pulso de saída. O mesmo pulso (em nível

baixo) é então enviado ao pino 11 do mesmo contador para "reload" – recarregar o número 3 e o processo prossegue desta forma.

Por fim, têm-se que através do pino de saída obtêm-se um pulso sempre que 3 pulsos são aplicados à entrada e, assim, um divisor por 3 é criado.

Para o contador programável empregou-se uma chave BCD. Ela tem 3 terminais (FIG. 952.6), uma entrada comum, conectado ao terra e quatro saídas que são conectadas à entrada segundo o código BCD de ajuste do dígito. A operação da chave está explicada na tabela relacionada à figura.

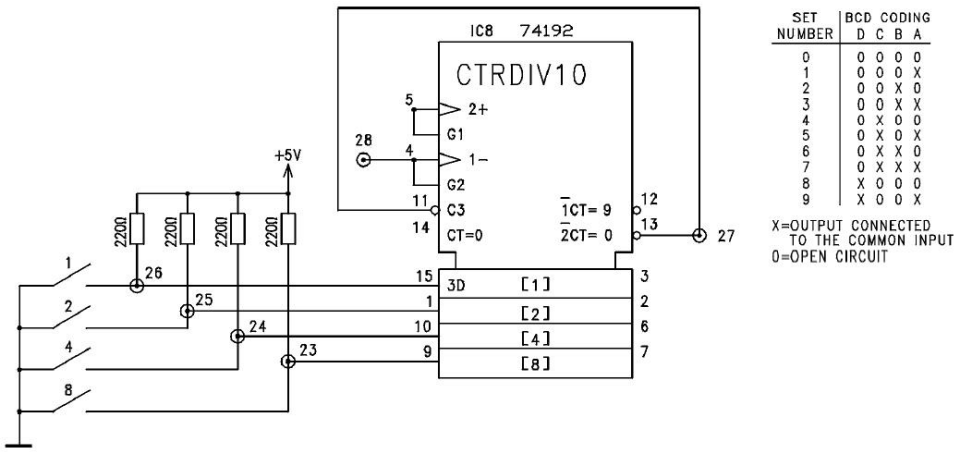

Figura 952.6 – Divisor programável.

952.1.7 – Conversor de freqüência

O conversor de freqüência consiste de um oscilador local (portas NOT realimentada por um cristal de quartzo a 1 MHz) e por um conversor formado com dois *flip-flop* do tipo D.

O flip-flop recebe a freqüência f_{LO} gerada pelo oscilador local através do pino 12 (*Clock input* – entrada de *clock*) e a freqüência f_S a ser convertida através do pino 11 (*Data input* – entrada de dados). Se a seguinte relação existe entre as duas freqüências:

$$f_{LO} < f_S < 1{,}5\, f_{LO}$$

pode-se demonstrar que a freqüência de saída f_{OUT} será:

$$f_{OUT} = f_S - f_{LO}$$

e, assim, o flip-flop fornece a freqüência de conversão.

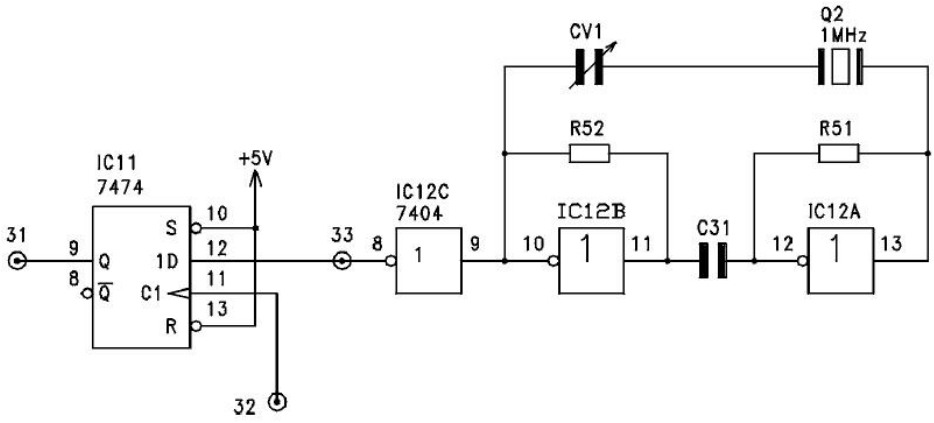

Figura 952.7 – Conversor de freqüência.

952.2 – Exercícios

UTR2 – Desconecte todos os *jumpers*.

FIP – Insira o código da lição: 952.

Oscilador de referência

- Conecte o osciloscópio e o freqüencímetro ao ponto 14 (oscilador de referência a quartzo);

Q1 – Qual é o valor da freqüência medida?

Grupo A	Grupo B	
1	4	1 MHz.
2	3	O valor indicado pela chave.
3	1	Dez vezes o valor indicado pela chave.
4	2	100 kHz.

Característica freqüência / tensão do VCO

- Conecte o ponto 13 ao ponto 18;
- Conecte um voltímetro no ponto 13 e um freqüencímetro no ponto 17;
- Ajuste o *trimmer* RV4 que alimenta o VCO com uma tensão variando entre 0 e +5 VDC; meça a freqüência de saída do VCO (ponto 17) e anote os valores de tensão e freqüência em uma tabela simular àquela apresentada na FIG. 952.8;
- Monte um gráfico representando o comportamento da freqüência de saída em relação às variações da tensão de entrada: assim obtém-se a curva característica freqüência versus tensão do VCO.

Q2 – A partir da curva traçada pode-se afirmar que o VCO tem um comportamento quase linear na faixa de freqüência:

Grupo A	Grupo B	
1	5	Entre 100 kHz e 5 MHz.
2	3	Menor do que 100 kHz.
3	4	Maior do que 2 MHz.
4	2	Entre 100 kHz e 1 MHz.
5	1	Entre 10 kHz e 100 kHz.

Tensão de Entrada [VDC]	Freqüência de Saída (kHz)
0	
0,5	
1,0	
1,5	
2,0	
2,5	
3,0	
3,5	
4,0	
4,5	
5,0	

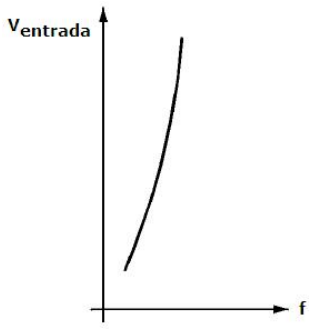

Figura 952.8

Divisor programável e chaves

- Conecte o ponto 14 ao ponto 28 a fim de aplicar um sinal com forma de onda quadrada de 100 kHz na entrada do divisor programável;
- Conecte o osciloscópio à entrada e a saída do divisor (pontos 28 e 27, respectivamente);
- Ajuste um número N diferente de 0 nas chaves e observe as formas de ondas.

Q3 – Através da saída do divisor (ponto 27) tem-se:

Grupo A	Grupo B	
1	3	N pulsos (muito estreito) para cada pulso de entrada.
2	1	Um pulso para cada N pulsos de entrada.
3	4	Um sinal com forma de onda quadrada com freqüência igual a N.
4	2	Um sinal com forma de onda quadrada com freqüência N vezes a freqüência de entrada.

- Ajuste o número 5 nas chaves e observe os níveis de tensão através dos pinos do divisor (pontos 23, 24, 25 e 26).

Q4 – Quais os níveis na entrada binária foram programada?

Grupo A	B	
1	5	"1" alto, "2" baixo, "4" baixo, "8" baixo.
2	4	"1" alto, "2" baixo, "4" alto, "8" baixo.
3	2	"1" baixo, "2" baixo, "4" baixo, "8" alto.
4	1	"1" alto, "2" alto, "4" baixo, "8" baixo.
5	3	"1" alto, "2" alto, "4" alto, "8" baixo.

Calibração do oscilador local

- Conecte o freqüencímetro no ponto 33;
- Ajuste CV1 para obter um valor de freqüência igual a 1 MHz.

952.3 - Questões

Q5 – O circuito integrado CD4046 contém:

Grupo A	Grupo B	
1	2	Um sistema PLL completo.
2	3	Um sistema PLL completo, exceto o filtro de *loop*.
3	4	Um VCO e um comparador de fase.
4	1	Um VCO e um filtro passa-baixa.

Q6 – Quais dos seguintes circuitos integrados podem ser empregados como um divisor programável?

Grupo A	Grupo B	
1	5	SN 7474.
2	3	SN 7490.
3	4	CD 4046.
4	1	SN 74192.
5	2	SN 7400.

Q7 – O conversor de freqüência consiste de um:

Grupo A	Grupo B	
1	3	VCO e um oscilador a cristal de quartzo.
2	2	Comparador de fase e um filtro.
3	4	Um oscilador à cristal de quartzo e um multiplicador de freqüência.
4	1	Um oscilador a cristal de quartzo e um conversor de freqüência.

Lição 953: Criando Sintetizadores de Freqüência

Objetivos:

- Criar sintetizadores de freqüência com síntese direta, *prescaler* e conversão de freqüência;
- Realizar medidas nos circuitos.

Material:

- Unidade base para o sistema MSU (mod. EP4 fonte de energia, cartão proprietário, mod. FIP/FIP1 – Unidade de controle e de inserção de defeitos);
- UTR2 – Cartão de prática;
- Osciloscópio de duplo traço;
- Freqüencímetro;
- Voltímetro.

953.1 – Exercícios

UTR2 – Desconecte todos os *jumpers*.

FIP – Insira o código da lição: 953.

Sintetizador com síntese direta

Q1 – Com referência aos circuitos montados no cartão de prática, quais circuitos integrados podem ser empregados para a criação de um sintetizador com síntese direta?

Grupo A	Grupo B	
1	4	CI 7 – CI 9 – CI 10 – CI 11.
2	5	CI 7 – CI 9 – CI 10 – CI 11 – CI 12.
3	1	CI 7 – CI 8 – CI 9 – CI 11 – CI 12.
4	2	CI 7 – CI 9 – CI 8.
5	3	CI 7 – CI 9 – CI 11 – CI 12.

Q2 – Como devem ser conectados os diferentes circuitos entre si?

Grupo A	Grupo B	
1	4	14 – 15; 19 – 18; 17 – 30; 29 – 16.
2	5	14 – 15 ; 19 – 18; 17 – 16.
3	1	14 – 15; 19 – 18; 17 – 32; 31 – 28; 27 – 16.
4	2	19 – 18; 17 – 30; 29 – 28; 27 – 16; 14 – 15.
5	3	14 – 15; 19 – 18; 17 – 28; 27 – 16.

- Conecte os circuitos entre si segundo a resposta à última questão;
- Conecte o freqüencímetro e o osciloscópio no ponto TP17 (saída do VCO);

- Ajuste um número N diferente de 0 (zero) com a chave *thumbwheel*.

Q3 – Na saída do VCO (TP17) existe uma freqüência igual a

Grupo A	Grupo B	
1	3	N . 100 kHz.
2	1	100 / N kHz.
3	4	N + 100 kHz.
4	2	1 MHz.

- Verifique se é possível variar a freqüência com degraus (*steps*) de 100 kHz. E que o led LD1 (*LOCK*) ilumina quando o PLL está bloqueado.

FIP – Pressione *INS*.

Q4 – Que seção do sintetizador não opera adequadamente?

Grupo A	Grupo B	
1	5	O divisor fixo.
2	3	O divisor programável.
3	2	A chave *thumbwheel*.
4	1	O VCO.
5	4	O oscilador de referência de 100 kHz.

- Conecte o *jumper* J1, dessa forma a freqüência de operação do VCO é diminuída;
- Monte um novo sintetizador, conectando os seguintes pontos: 14 – 30; 29 – 15; 19 – 18; 17 – 18; 27 – 16.

Q5 – Na saída do VCO (TP17) obtém-se freqüências:

Grupo A	Grupo B	
1	2	Múltiplas de 100 kHz.
2	3	Iguais a 100/N kHz.
3	4	Múltiplas de 1 kHz.
4	1	Múltiplas de 10 kHz.

FIP – Pressione *INS*

Q6 – Que seção do sintetizador não opera adequadamente?

Grupo A	Grupo B	
1	5	O divisor fixo.
2	3	O divisor programável.
3	2	O indicador *LOCK*.
4	1	O VCO.
5	4	O oscilador de referência de 100 kHz.

Sintetizador com *Prescaler*

Q7 – Com referência aos circuitos montados no cartão de prática, quais circuitos serão empregados para a montagem de um sintetizador com prescaler?

Grupo A	Grupo B	
1	4	CI 7 – CI 9 – CI 10 – CI 11.
2	5	CI 7 – CI 9 – CI 10 – CI 11 – CI 12.
3	1	CI 7 – CI 8 – CI 9 – CI 11 – CI 12.
4	2	CI 7 – CI 9 – CI 8 – CI 11.
5	3	CI 7 – CI 9 – CI 8 – CI 10.

Q8 – Como devem ser conectados os diferentes circuitos entre si?

Grupo A	Grupo B	
1	4	14 – 15; 19 – 18; 17 – 30; 29 – 16.
2	5	14 – 15; 19 – 18; 17 – 16.
3	1	14 – 15; 19 -18; 17 – 30; 29 – 16; 31 – 28.
4	2	19 – 18; 17 – 30; 29 – 28; 27 – 16; 14 – 15.
5	3	14 – 15; 19 – 18; 17 – 28; 27 -16.

- Remova o *jumper* J1 e conecte os circuitos entre si conforme a resposta a última questão;
- Conecte o freqüencímetro e o osciloscópio ao ponto TP17 (saída do VCO);

- Ajuste um número N diferente de 0 (zero) na chave *thumbwheel*.

Q9 – Com o PLL bloqueado – locked, através da saído do VCO (TP17) obtém-se freqüências múltiplas de:

Grupo A	Grupo B	
1	4	100 kHz.
2	1	1 MHz.
3	2	1 kHz.
4	3	10 kHz.

FIP – Pressione *INS*

Q10 – Qual das seções do sintetizador não opera adequadamente?

Grupo A	Grupo B	
1	5	O divisor fixo por 10.
2	3	O comparador de fase.
3	2	O indicador de bloqueio – *LOCK*.
4	1	O VCO.
5	4	O oscilador de referência de 100 kHz.

Sintetizador com conversão de freqüência

Q11 – Com referência aos circuitos montados no cartão de prática, quais os circuitos integrados foram empregados para montar o sintetizador com conversão de freqüência?

Grupo A	Grupo B	
1	4	CI 7 – CI 9 – CI 10 – CI 11.
2	5	CI 7 – CI 9 – CI 8 – CI 11 – CI 12.
3	1	CI 7 – CI 8 – CI 9 – CI 11 – CI 12.
4	2	CI 7 – CI 9 – CI 8 – CI 11.
5	3	CI 7 – CI 9 – CI 8 – CI 10.

Q12 – Como devem ser conectados os diferentes circuitos entre si?

Grupo A	Grupo B	
1	4	14 – 15; 19 – 18; 17 – 30; 29 – 16.
2	5	14 – 15; 19 – 18; 17 – 16.
3	1	14 – 15; 19 – 18; 17 – 32; 31 – 28; 27 – 16.
4	2	19 – 18; 17 – 30; 29 – 28; 27 – 19; 14 – 15.
5	3	14 – 15; 19 – 18; 17 – 28; 27 – 16.

- Desconecte o *jumper* J1 e conecte os circuitos entre si, segundo a resposta à última questão;

- Conecte o freqüencímetro e o osciloscópio no ponto TP17 (saída do VCO);
- Ajuste um número N diferente de 0 (zero) através da chave *thumbwheel*.

Q13 – Com o PLL bloqueado – *locked*, na saída do VCO (TP17) obtém-se freqüências múltiplas de:

Grupo A	B	
1	4	100 kHz.
2	1	1 MHz.
3	2	1 MHz – (N.100 kHz).
4	3	1 MHz + (N.100 kHz).

- Verifique a relação de freqüência existente entre o oscilador local (TP33), a entrada do conversor de freqüência (TP32) e a saída do conversor de freqüência (TP31).

FIP – Pressione *INS*

Q14 – Qual das seções do sintetizador não opera adequadamente?

Grupo A	Grupo B	
1	5	O divisor fixo por 10.
2	3	O comparador de fase.
3	2	O conversor de freqüência.
4	1	O oscilador local de 1 MHz.
5	4	O oscilador de referência de 100 kHz.

FIP – Pressione *INS*

Q15 – Qual das seções do sintetizador não opera adequadamente?

Grupo A	Grupo B	
1	5	O divisor fixo por 10.
2	3	O comparador de fase.
3	2	O conversor.
4	1	O oscilador local de 1 MHz.
5	4	O divisor programável.

Lição 954: Transmissor de FM

Objetivos:

- Descrever a operação de um transmissor de FM sintetizado;
- Realizar medidas nos circuitos.

Material:

- Unidade base para o sistema MSU (mod. EP4 fonte de energia, cartão proprietário, mod. FIP/FIP1 – Unidade de controle e de inserção de defeitos);
- UTR2 – Cartão de prática;
- Osciloscópio de duplo traço;
- Freqüencímetro;

954.1 – Noções Teóricas

954.1.1 – Sintetizador de Freqüência Programável

O emprego dos sintetizadores de freqüência na geração da portadora para os transmissores (não apenas para FM) é uma técnica freqüentemente utilizada como uma vantagem especialmente por duas razões:

- A freqüência portadora é controlada por um PLL e, assim, mantém uma estabilidade igual à de um oscilador a cristal de quartzo;

- Não é necessária a troca do cristal de quartzo para mudar o canal de transmissão, mas um simples cristal de quartzo cobre uma ampla faixa de freqüências.

A FIG. 954.1 apresenta diagrama de blocos funcional do transmissor montado no cartão de prática e a FIG. 954.2 apresenta o diagrama elétrico desse transmissor.

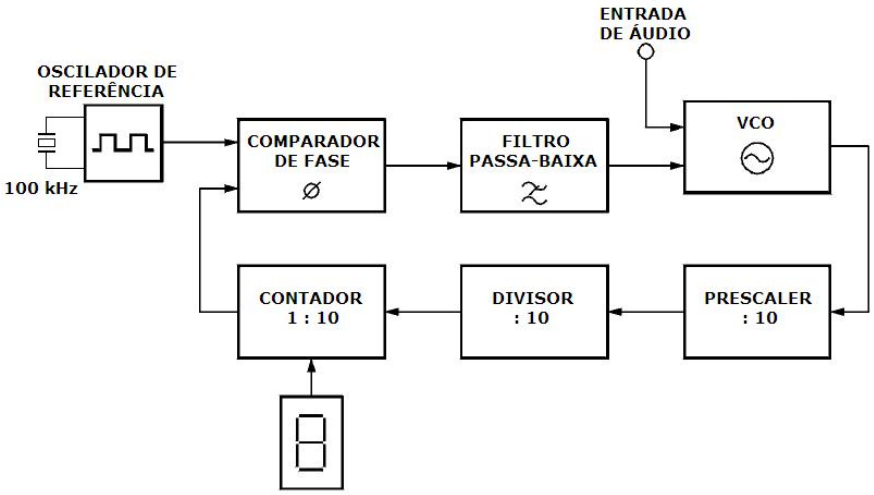

Figura 954.1 – Diagrama de blocos de um transmissor de FM.

954.1.2 – Descrição do circuito

A portadora é gerada por um oscilador controlado por tensão (VCO) contido no CI 13 (MC1648). A freqüência de oscilação é determinada por um circuito ressonante L1 – DV2 – DV3 e pode ser variada acionando os diodos varicap DV2 – DV3 com uma tensão contínua.

A freqüência de oscilação livre do VCO (isto é, sem tensão aplicada ao diodo varicap) está em torno de 70 MHz: quando a tensão aplicada aumenta, as capacitâncias dos diodos varicaps diminuem e, assim, a freqüência de oscilação aumenta.

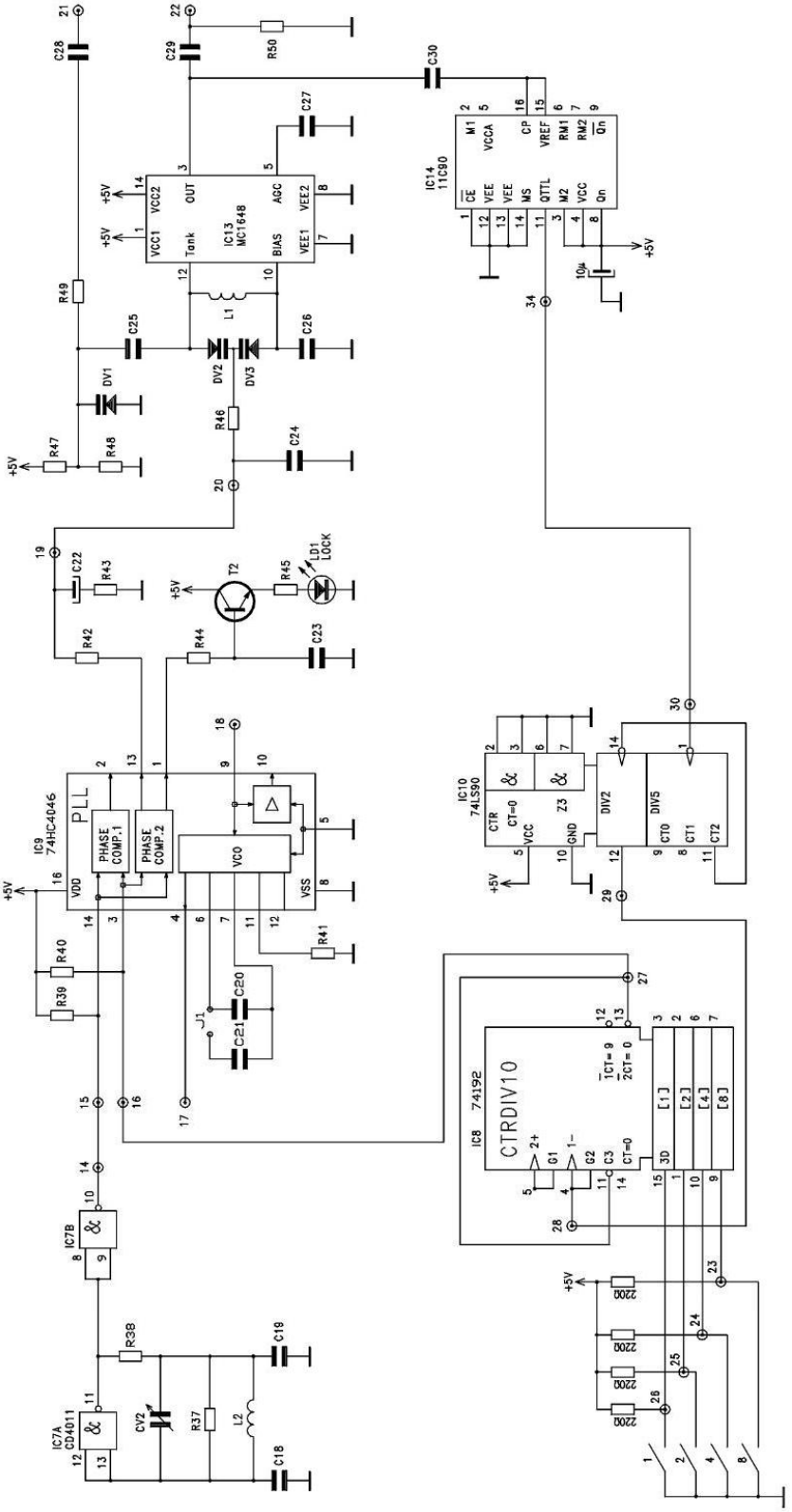

Figura 954.2 – Diagrama elétrico de um transmissor de FM.

A tensão de controle aplicada aos diodos varicaps é fornecida por um comparador de fase presente no CI 9 (CD4046), que é seguido por um filtro passa-baixa R42 – C22 – R43.

As entradas (pinos 14 e 3) do comparador de fase CI 9 são alimentados por dois sinais, um vindo do oscilador de referência de 100 kHz (CI 7) e o outro obtido do VCO por meio de divisões adequadas.

A freqüência do VCO, na faixa de 80 – 120 MHz são divididas por 10 pelo circuito integrado CI 14 (F11C90) que opera com lógica ECL e, assim, pode operar em altas freqüências.

O próximo divisor por 10 (CI 10 – 7490) reduz ainda mais a freqüência. O sinal então é aplicado ao divisor programável CI 8 (74192).

O número N total de divisões do sinal fornecido pelo VCO é:

$N = 10 \times 10 \times N_p = 100\ N_p$

onde a divisão por Np é fornecida pelo divisor programável.

O PLL é bloqueado se a freqüência obtida pelo VCO com o divisor por N é igual à freqüência de referência F_R, isto é:

$F_R = F_{OUT} / N$

do qual $F_{OUT} = N \times F_R$

Essa última expressão diz que a freqüência que pode ser obtida pelo sintetizador é igual ao produto do número de divisões introduzidas no laço – *loop* de realimentação, multiplicado pela freqüência de referência.

O degrau – *step* DF entre as duas freqüências adjacentes é fornecido pela diferença entre as duas freqüências respectivamente com (N_P + 1) divisões introduzidas pelo divisor programável e isso resulta que

$DF = 100 \times F_R (N_P + 1) - F_R \times 100 \times N_P = F_R \times 100 = 10\ MHz$

954.1.3 – Modulador de FM

A modulação em freqüência da portadora é introduzida pelo emprego de um diodo varicap (DV1) colocado em paralelo ao circuito ressonante do VCO. O diodo varicap recebe o sinal modulante, que provoca a variação da capacitância e, então, a variação de freqüência da portadora é gerada pelo VCO.

Considerando a operação do PLL, a pergunta é óbvia, isto é, como pode a variação de freqüência da portadora será possível se a proposta de um PLL é contrária a tais variações?

A resposta encontra-se no filtro passa-baixa que segue o comparador de fase: sua resposta de freqüência, de fato, é tal que permite apenas passar freqüências baixas, correspondentes a variações muito lentas da portadora que são proporcionadas à instabilidade da portadora.

A modulação introduzida pelo sinal modulante tem freqüências mínimas da ordem de algumas dezenas de Hz; essas freqüências são detectadas pelo comparador de fase e, então são eliminadas pela ação passa-baixa do filtro,e assim, elas não proporcionam nenhum efeito sobre o PLL.

954.2 – Exercícios

UTR2 – Desconecte todos os *jumpers*.

FIP – Insira o código da lição: 954.

Transmissor de FM sintetizado

Q1 – Com referência aos circuitos montados no cartão de prática, quais circuitos integrados devem ser empregados para a construção de um transmissor de FM sintetizado?

Grupo A	Grupo B	
1	4	CI 7 – CI 9 – CI 10 – CI 11 – CI 13.
2	5	CI 7 – CI 9 – CI 10 – CI 11 – CI 12 – CI 13.
3	2	CI 7 – CI 8 – CI 13 – CI 14 – CI 10.
4	1	CI 7 – CI 9 – CI 8 – CI 13 – CI 14 – CI 10.
5	3	CI 7 – CI 9 – CI 8 – CI 13.

Q2 – Como devem ser conectados os diferentes circuitos entre si?

Grupo A	Grupo B	
1	4	14 – 15; 19 – 18; 17 – 30; 29 – 16.
2	5	14 – 15; 19 – 18; 17 – 16; 34 – 28.
3	1	14 – 15; 19 – 20; 34 – 30; 29 – 28; 27 – 17.
4	2	14 – 15; 19 – 20; 34 – 32; 31 – 28; 27 – 16.
5	3	14 – 15; 19 – 20; 34 – 30; 29 – 28; 27 – 16.

- Conecte os circuitos entre si segundo a resposta à última questão;
- Utilizando uma ponta de prova 10:1, conecte o freqüencímetro e o osciloscópio no ponto TP22 (saída de FM);
- Ajuste um número N variando entre 7 e 9 na chave *thumbwheel*.

Q3 – Através da saída do transmissor (ponto TP22) obtém uma freqüência igual a:

Grupo A	Grupo B	
1	3	N . 100 kHz.
2	1	N . 10 kHz.
3	4	N . 10 MHz.
4	2	N . 1 MHz.

- Meça a freqüência após o *prescaler* (TP34) e após o próximo divisor por 10 (TP29);
- Varie o ajuste de freqüência: o led *LOCK* estará aceso quando o sistema estiver bloqueado – *locked*.

Modulação em FM

- Ajuste a chave *thumbwheel* com o número 9 de forma a gerar uma portadora de 90 MHz;

- Aplique um sinal modulante com amplitude de 1 Vpp ao ponto AUDIO IN – Entrada de áudio (TP21). Esse sinal pode ser obtido, por exemplo, através do ponto TP3 (600 Hz);
- A forma de onda do sinal modulado em FM pode ser obtida após o prescaler (TP34) ou após o divisor por 10 (TP29).

Q4 – Após uma análise da forma de onda no ponto TP29 pode-se dizer que:

Grupo A	Grupo B	
1	2	Sem modulação (sinal modulante nulo) a freqüência é de 900 kHz. Quando a amplitude do sinal modulante aumenta, a amplitude do sinal modulado também aumenta.
2	3	Sem modulação (sinal modulante nulo) a freqüência é de 9 MHz. Quando a amplitude do sinal modulante aumenta, a variação de freqüência do sinal modulado também aumenta.
3	5	Sem modulação (sinal modulante nulo) a freqüência é de 900 kHz. Quando a amplitude do sinal modulante aumenta, a variação de freqüência do sinal modulado diminui.
4	1	Sem modulação (sinal modulante nulo) a freqüência é de 0,9 MHz. Quando a amplitude do sinal modulante aumenta, a variação de freqüência do sinal modulado também aumenta.
5	4	Sem modulação (sinal modulante nulo) a freqüência é de 900 kHz. Quando a amplitude do sinal modulante aumenta, a freqüência da portadora também aumenta.

FIP – Pressione *INS*.

Q5 – Observe o sinal modulado no ponto TP34 ou TP29. Que seção do circuito transmissor de FM não opera adequadamente?

Grupo A	Grupo B	
1	3	O gerador senoidal de 600 Hz.
2	2	O VCO.
3	1	O *prescaler*.
4	5	Os diodos varicaps DV2 – DV3.
5	4	O diodo varicap DV1.

FIP – Pressione *INS*.

Q6 – Observe o sinal modulado no ponto TP43 ou TP29. Que seção do circuito transmissor de FM não opera adequadamente?

Grupo A	Grupo B	
1	3	O gerador senoidal de 600 Hz.
2	2	O VCO.
3	1	O *prescaler*.
4	5	Os diodos varicaps DV2 – DV3.
5	4	O comparador de fase do CI CD4046.

954.3 – Questões

Q7 – Quais são as vantagens no emprego dos sintetizadores de freqüência nos rádio transmissores?

Grupo A	Grupo B	
1	3	Freqüência portadora fixa e estável com o emprego de um simples oscilador a cristal de quartzo onde existe uma ampla faixa de freqüências.
2	4	Freqüência portadora fixa e estável com o ajuste do oscilador a cristal de quartzo onde existe uma ampla faixa de freqüências.
3	1	Freqüência portadora estável com o emprego de um simples oscilador a cristal de quartzo onde existe uma ampla faixa de freqüências.
4	2	Freqüência portadora variável com o emprego de um simples oscilador a cristal de quartzo onde existe uma ampla faixa de freqüências.

Q8 – No transmissor de FM o controle de freqüência da portadora é obtida com

Grupo A	Grupo B	
1	5	Osciladores a cristal de quartzo em temperatura ambiente constante.
2	4	Sistemas PLL com regulação manual da freqüência do VCO.
3	2	Sistemas PLL com ajuste da freqüência do VCO com capacitores variáveis.
4	3	Sistemas PLL com ajuste da freqüência do VCO com diodos zener.
5	1	Sistemas PLL com ajuste de freqüência do VCO com diodos varicaps.

Q9 – Qual é a função de um *Prescaler*?

Grupo A	Grupo B	
1	3	Multiplicar a freqüência de saída do VCO.
2	5	Reduzir a freqüência do oscilador de referência.
3	4	Reduzir a amplitude de saída do VCO, também obtendo um sinal que pode ser empregado pelos próximos divisores.
4	1	Reduzir a freqüência de saída do VCO, também obtendo um sinal que pode ser empregado por um estágio comparador.
5	2	Reduzir a freqüência de saída do VCO, também obtendo um sinal que pode ser empregado pelos próximos divisores programáveis.